

**TIP - VPU**  
**Versatile Processing Unit**

Hardware Overview

## **Inhalt**

1. Besonderheiten der TIP-VPU
  - 1.1 Der Kontrollprozessor
  - 1.2 Der Rechenprozessor
- 2 TIP-VPU Links / Backplane
- 3 Funktion der Leuchtdioden auf der Frontplatte
- 4 VPU Memory Layout
  - 4.1 T400 Kontrollprozessor
  - 4.2 T805 Rechenprozessor
  - 4.3 Funktionsbeschreibung der Register

## 1. Besonderheiten der TIP-VPU:

Die VPU ist mit zwei Prozessoren ausgestattet, die unterschiedliche Funktionen zu erfüllen haben. Zum einen übernimmt ein sogenannter Kontrollprozessor eine überwachende und steuernde Funktion und zum anderen steht ein Rechenprozessor zur Verfügung, der ungestört und mit höchster Effizienz Berechnungen durchführen kann.

### 1.1 Der Kontrollprozessor:

Hier wurde ein T400 als möglichst einfacher Prozessor gewählt, der alle Anforderungen an die gestellte Ausgabe erfüllt und sich homogen in das bestehende Transputernetz einfügt. Dieser Prozessor hat Zugriff auf alle Register die Steuerfunktionen beinhalten aber keinen Zugriff auf das VRAM, wo der zweite Prozessor seine Berechnungen durchführt. Mit den beiden zur Verfügung stehenden Links läßt sich durchaus ein effektives Transputernetzwerk erstellen, ohne die Funktionen des Hauptprozessors wesentlich zu stören. (Siehe: "TIP-VPU Transputer Links")

### 1.2 Der Rechenprozessor:

Bei diesem Prozessor wurde auf die höchste, erreichbare Performance geachtet. Ein 30MHz T805 erfüllt diese Aufgabe in Kombination mit einem schnellen Speicherinterface. So wurde bei dem Design der TIP-VPU ein sogenannter PAGE-MODE Zugriff auf das VRAM realisiert. Dieser PAGE-MODE ermöglicht einen schnelleren Zugriff, solange man auf einer VRAM-PAGE arbeitet. Diese Pages eines VRAM's spiegeln sich in 2kB großen Blöcken des TIP-VPU Speichers wieder. Greift man also nur auf die ersten 2kB des VRAM's zu, so erfolgt ein schneller Zugriff. Beim Wechsel in den zweiten Block dauert dieser Zugriff etwas länger. In dem zweiten 2kB Block kann dann wieder schnell zugegriffen werden u.s.w. .

Folgende Zeiten ergeben sich für die unterschiedlichen Zugriffe:

|                   |          |       |
|-------------------|----------|-------|
| DRAM              | 4 Cycles | 133ns |
| VRAM In der Page  | 3 Cycles | 100ns |
| VRAM Wechsel Page | 7 Cycles | 233ns |
| VRAM )            | 5 Cycles | 166ns |

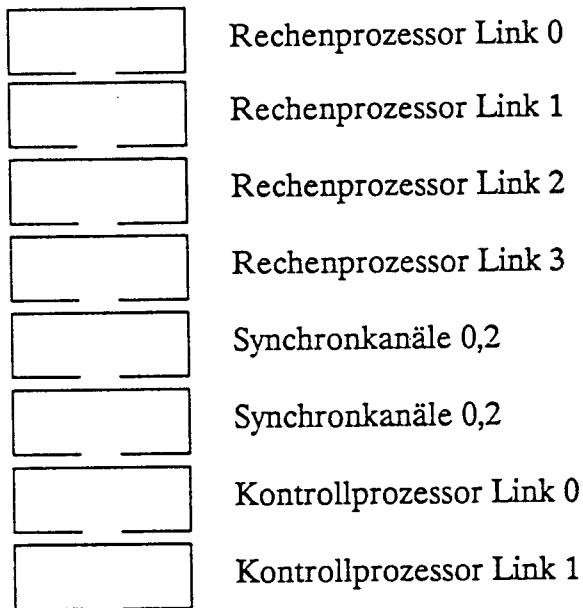
\*) Dieser Modus wird unter folgenden Bedingungen erreicht:

- Der letzte Zyklus war ein Refresh
- Der letzte Zyklus wurde durch den Buscontroller durchgeführt
- Der Page Mode ist generell ausgeschaltet  
(Siehe Registerbeschreibung)

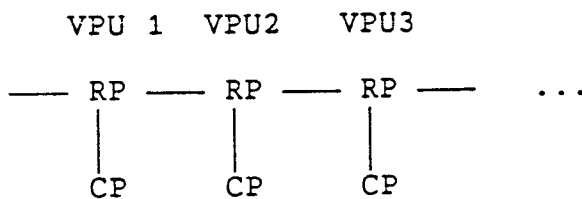
Um auch Informationen über den TIP-BUS direkt und nicht über den umständlichen Weg des Kontrollprozessors zu erhalten, hat auch der Rechenprozessor einen direkten Zugriff auf bestimmte Teile der TIP-BUS Register. (Siehe: "Memory Map Rechenprozessor")

## 2. TIP-VPU Links / Backplane

Auf der TIP-VPU stehen 6 Links und 2 Synchronkanäle zur Verfügung. Eine 8 Link Backplane ist dabei folgendermaßen belegt:



Folgende Linkstruktur ermöglicht eine schnelle Kommunikation zwischen den beiden Prozessoren einer VPU und ein problemloses Nachladen von Anwendungsprogrammen bei laufendem TIP-BUS:



RP = Rechenprozessor, CP = Kontrollprozessor, --- = Linkverbindung

### 3. Funktion der Leuchtdioden auf der Frontplatte:

Auf der Frontseite der VPU befinden sich insgesamt 6 Leuchtdioden oberhalb der beiden Bus-Stecker, um verschiedene Zustände des Modul anzuzeigen. Es gilt folgende Zuordnung:

|                    |             |                                |
|--------------------|-------------|--------------------------------|
| TP Initialisiert   | GRÜN - ROT  | TP Error / Nicht initialisiert |
| Speicherzugriff CP | GELB - GELB | Link Kommunikation CP          |
| Speicherzugriff RP | GELB - GELB | Link Kommunikation RP          |

**GRÜN** Diese LED ist frei von der Software programmierbar und soll eine einwandfreie Initialisierung anzeigen. Das Programm auf dem Kontrollprozessor muß diese Funktion unterstützen, damit diese LED aufleuchtet. (Siehe General Purpose Register Bit 3)

**ROT** Tritt ein ERROR auf dem Kontrollprozessor auf, so wird diese LED automatisch eingeschaltet und kann solange nicht gelöscht werden, bis kein ERROR mehr vorliegt. Ist dieser fehlerfreie Zustand erreicht, so kann von der Software diese LED ausgeschaltet werden. Wie bei der grünen LED muß die Software auf dem Kontrollprozessor diese Funktion unterstützen. (Siehe General Purpose Register Bit 4)

#### **GELB linke Seite**

Jegliche Aktivitäten des entsprechenden Prozessors im externen RAM werden durch diese Leuchtdiode angezeigt.

#### **GELB rechte Seite**

Alle Aktivitäten der Links des entsprechenden Prozessors werden angezeigt. Dazu gehören Link Out, Link In, Reset Out und Reset In.

## 4. VPU Memory Layout

### 4.1 T400 Kontrollprozessor

| Byte Adresse | Funktion               |     |                    |
|--------------|------------------------|-----|--------------------|
| \$0000 0080  | Status Register        | r/  | Transputer Sektion |
| \$0000 00C0  | Reset Register         | /w  |                    |
| \$0000 0180  | General Purpose Reg.   | r/w |                    |
| \$0000 01C0  | Event Register         | r/w |                    |
| \$0000 0200  | Analyse Register       | /w  |                    |
| \$0000 0700  | Event Rechenprozessor  | /w  |                    |
| \$8000 0000  | DRAM Start             |     | 1 MB DRAM          |
| \$800F FFFF  | DRAM End               |     |                    |
| \$0000 0300  | Reset Bus Interface    | /w  | TIP-BUS Sektion    |
| \$0000 1000  | GO Register            | /w  |                    |
| \$0002 0000  | Channel RAM Start      | r/w |                    |
| \$0004 0000  | Parameter RAM Start    | r/w |                    |
| \$0006 0000  | VRAM Address RAM Start | r/w |                    |

### 4.2 T805 Rechenprozessor

| Byte Adresse | Funktion               |     |                    |
|--------------|------------------------|-----|--------------------|
| \$0000 00C0  | Reset Register         | /w  | Transputer Sektion |
| \$0000 0200  | Analyse Register       | /w  |                    |
| \$0000 0800  | Page Mode Control Reg. | /w  |                    |
| \$8000 0000  | DRAM Start             |     | 4MB DRAM           |
| \$803F FFFF  | DRAM End               |     |                    |
| \$9000 0000  | VRAM Start             |     | 2MB VRAM           |
| \$901F FFFF  | VRAM End               |     |                    |
| \$0004 0000  | Parameter RAM Start    | r/w | TIP-BUS Sektion    |
| \$0006 0000  | VRAM Address RAM Start | r/w |                    |

### 4.3 Funktionsbeschreibung der Register

Im folgenden werden nur die Abweichungen zum TIP-MFG beschrieben. Eine Beschreibung der übrigen Register kann man der Dokumentation zum TIP-MFG entnehmen.

Byte Adresse \$0000 0700 - Event Rechenprozessor - write only

Durch einen Schreibzugriff auf diese Adresse wird ein Event auf dem Rechenprozessor ausgelöst.

Byte Adresse \$0000 0800 - Page Mode Control Reg. - write only

Bit 0 Dieses Kontrollbit wählt zwischen zwei Zugriffsmodi auf das VRAM (Siehe "Besonderheiten der T8-VPU")

Page Mode Control Reg. = 0    Kein Page Mode  
Page Mode Control Reg. = 1    Page Mode enabled

Byte Adresse \$0000 0300 - Reset Bus Interface - write only

Ein Zugriff auf diese Adresse mit gesetztem Bit 0 setzt den TIP-BUS Controller in einen definierten Startzustand. Da bei der VPU kein Applikationsteil (Video-Controller, Digitizer, o.ä.) vorhanden ist, erfüllt diese Speicherstelle nur diesen einen Zweck.